

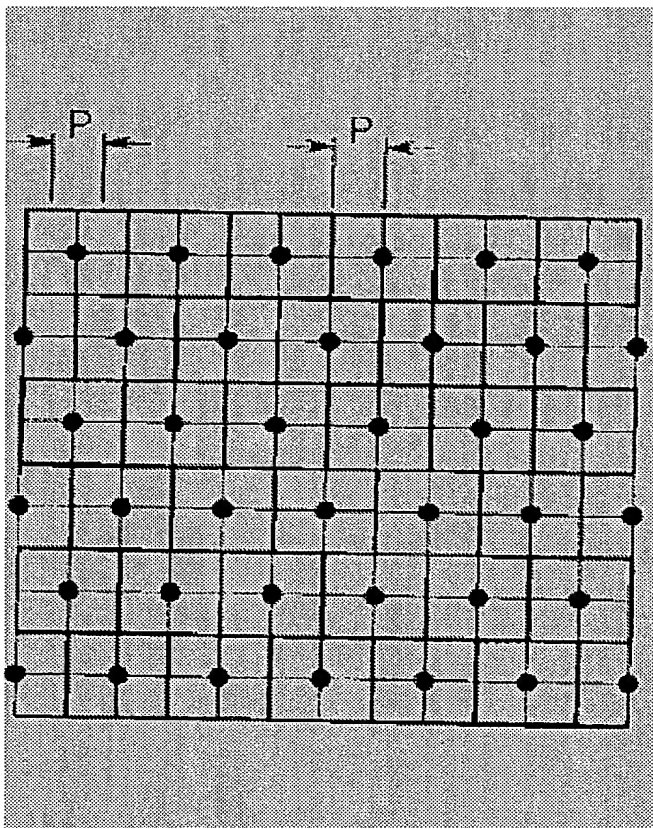
IMAGE PICKUP DEVICE

Patent number: JP2002057943
Publication date: 2002-02-22
Inventor: MORI KEIICHI; YOSHIDA HIDEAKI
Applicant: OLYMPUS OPTICAL CO LTD
Classification:
- International: H04N5/335
- european:
Application number: JP20000243011 20000810
Priority number(s):

Abstract of JP2002057943

PROBLEM TO BE SOLVED: To provide an image pickup device that reduces deterioration in the resolution caused when pixel signals from an image pickup element are additively read.

SOLUTION: In the case of horizontally summing pixel signals after vertical summation, a summed phase is inverted in the unit of rows after the vertical summation. Thus, the generated array of unit pixels after summation results in a so-called zigzag array where phases are inverted by each row, and the column pitch is made equal to the column pitch (p) of original pixels of the image pickup element so as to generate an image with less deterioration in the horizontal resolution.



Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-57943

(P2002-57943A)

(43) 公開日 平成14年2月22日 (2002.2.22)

(51) Int.Cl.⁷

H04N 5/335

識別記号

FI

H04N 5/335

テーマコード(参考)

P 5C024

審査請求 未請求 請求項の数6 OL (全6頁)

(21) 出願番号 特願2000-243011(P2000-243011)

(22) 出願日 平成12年8月10日 (2000.8.10)

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 森 圭一

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

(72) 発明者 吉田 英明

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

(74) 代理人 100076233

弁理士 伊藤 進

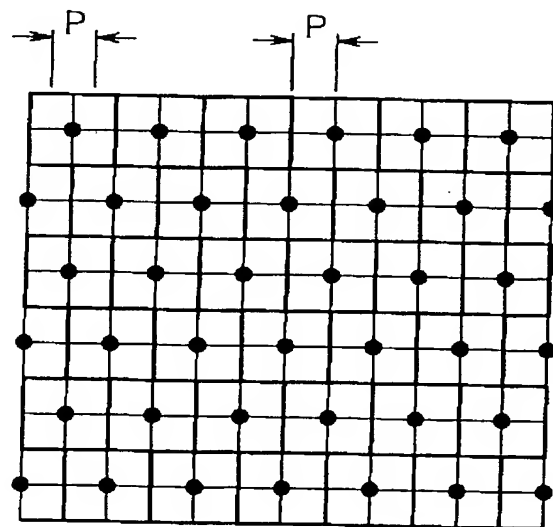
Fターム(参考) 5C024 AX01 BX01 CX37 CX41 CY37
GY01 GZ24 GZ25 GZ27 GZ30

(54) 【発明の名称】 撮像装置

(57) 【要約】

【課題】 撮像素子の画素信号の加算読み出しを行なう場合に生じる解像度の劣化を低減する。

【解決手段】 垂直加算後の画素信号に対して行なう水平加算に際して、垂直加算後の行単位で加算位相を反転させるようにする。これによって、生成される加算後の単位画素の配列は行毎に位相が反転したいわゆる千鳥配列となるから、その列ピッチは撮像素子の原画素の列ピッチ p と等しく、水平解像度の劣化の少ない画像を生成することが可能となる。



【特許請求の範囲】

【請求項 1】 固体撮像素子と、

上記固体撮像素子を駆動して撮像信号を読み出す駆動手段と、

上記固体撮像素子の画素配列における第 1 方向および第 2 方向の各方向に隣接する複数の画素信号情報の加算減数処理を、上記第 2 方向への加算に関しては、その加算位相が上記第 1 方向に関する加算後の行単位で変化したものとなるように行う加算減数処理手段と、

上記加算減数処理手段の出力に基づいて所定フォーマットの画像信号を生成可能な画像信号生成手段と、
を具備したことを特徴とする撮像装置。

【請求項 2】 上記第 1 方向は垂直方向であり、上記第 2 方向は水平方向であって、上記加算減数処理手段における垂直方向の画素信号情報の加算は、上記駆動手段による上記固体撮像素子の垂直転送路から水平転送路への電荷転送に際して、毎回の水平ブランキング期間に N 画素（N は 2 以上の整数）分の電荷転送を行う垂直 N 加算駆動によって行われるものであることを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】 上記加算減数処理手段における水平方向の画素信号情報の加算は、上記垂直 N 加算駆動および水平転送路から出力アンプへの電荷転送に際して、上記出力アンプにおける 1 回のリセット動作に対して N 画素（N は 2 以上の整数）分の電荷転送を行う水平 N 加算駆動であって、さらに行単位で上記リセット動作と水平転送の位相関係を変化させるものである加算位相可変型水平 N 加算駆動によって行われるものであることを特徴とする請求項 2 に記載の撮像装置。

【請求項 4】 上記加算減数処理手段における水平方向の画素信号情報の加算は、上記垂直 N 加算駆動および非加算の水平転送駆動によって読み出された撮像素子出力画像信号を A/D 変換した後に行単位で加算位相を変化させつつデジタル加算するものであることを特徴とする請求項 2 に記載の撮像装置。

【請求項 5】 上記加算減数処理手段における第 2 方向への加算は、その加算位相を第 1 方向に関する加算後の行に関して 1 行おきに反転させたものであることを特徴とする請求項 1 乃至 4 の何れかに記載の撮像装置。

【請求項 6】 上記 N の値は 2 であることを特徴とする請求項 1 乃至 5 の何れかに記載の撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、撮像装置の信号処理に関する。

【0002】

【従来の技術】近年、CCD 等の撮像素子により被写体像を撮像して映像信号を得るデジタルスチルカメラ（電子カメラ）が盛んに開発されている。このような撮像装置においては、動画撮像装置、静止画撮像装置の別を問

わず、撮像素子の隣接する画素情報の加算、例えば垂直方向 2 画素と水平方向 2 画素の合計 4 画素の信号加算によって、解像度は低下するものの、感度の向上を図ることができるとされている。この種の加算の具体的な方法としては、撮像素子から画素信号を通常の方法で（1 画素ずつ）読み出した後に、例えば A/D 変換してデジタル系で加算する外部デジタル加算方式や、撮像素子内で例えば CCD 撮像素子の転送駆動を工夫し、転送路内で電荷加算する素子内アナログ加算方式等が知られている。

【0003】このような素子内加算方式は、外部デジタル方式では得られない 1 フレーム画像の読み出し時間の短縮（フレームレートの向上）効果も合わせ持つ。

【0004】

【発明が解決しようとする課題】しかしながら、上述したように従来の技術は、その原理から解像度が劣化するものであった。例えば図 6 に示すように、画素ピッチ p の正分配列の撮像素子を用いて 4 画素加算する場合、加算する 4 画素の横 2 画素（縦 2 画素）の組は、直線状に揃えられて 2 列（2 行）を構成している。従って加算によって各 4 画素の中心に生じる生成画素点（位置を黒い丸で図示）は、画素ピッチ 2 p の正分配列となるから、垂直水平各方向とも解像度が 1/2 以下に劣化するものであった。

【0005】本発明はかかる問題点に鑑みてなされたものであり、上記問題点を解決し、少なくとも垂直水平の 2 方向のうち 1 方向に関しては解像度の低下を抑えた、従来に比して画質が向上した加算撮像が可能な撮像装置を提供することを目的とする。

【0006】

【課題を解決するための手段】上記の目的を達成するために本発明の第 1 の撮像装置は、固体撮像素子と、上記固体撮像素子を駆動して撮像信号を読み出す駆動手段と、上記固体撮像素子の画素配列における第 1 方向および第 2 方向の各方向に隣接する複数の画素信号情報の加算減数処理を、上記第 2 方向への加算に関しては、その加算位相が上記第 1 方向に関する加算後の行単位で変化したものとなるように行う加算減数処理手段と、上記加算減数処理手段の出力に基づいて所定フォーマットの画像信号を生成可能な画像信号生成手段と、を具備したことを特徴とする。

【0007】上記の目的を達成するために本発明の第 2 の撮像装置は、上記第 1 の撮像装置において、上記第 1 方向は垂直方向であり、上記第 2 方向は水平方向であって、上記加算減数処理手段における垂直方向の画素信号情報の加算は、上記駆動手段による上記固体撮像素子の垂直転送路から水平転送路への電荷転送に際して、毎回の水平ブランキング期間に N 画素（N は 2 以上の整数）分の電荷転送を行う垂直 N 加算駆動によって行われるものであることを特徴とする。

【0008】上記の目的を達成するために本発明の第3の撮像装置は、上記第2の撮像装置において、上記加算減数処理手段における水平方向の画素信号情報の加算は、上記垂直N加算駆動および水平転送路から出力アンプへの電荷転送に際して、上記出力アンプにおける1回のリセット動作に対してN画素（Nは2以上の整数）分の電荷転送を行う水平N加算駆動であって、さらに行単位で上記リセット動作と水平転送の位相関係を変化させるものである加算位相可変型水平N加算駆動によって行われるものであることを特徴とする。

【0009】上記の目的を達成するために本発明の第4の撮像装置は、上記第2の撮像装置において、上記加算減数処理手段における水平方向の画素信号情報の加算は、上記垂直N加算駆動および非加算の水平転送駆動によって読み出された撮像素子出力画像信号をA/D変換した後に行単位で加算位相を変化させつつデジタル加算するものであることを特徴とする。

【0010】上記の目的を達成するために本発明の第5の撮像装置は、上記第1乃至第4の撮像装置において、上記加算減数処理手段における第2方向への加算は、その加算位相を第1方向に関する加算後の行に関して1行おきに反転させたものであることを特徴とする。

【0011】上記の目的を達成するために本発明の第6の撮像装置は、上記第1乃至第5の撮像装置において、上記Nの値は2であることを特徴とする。

【0012】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。

【0013】図1は、本発明の一実施形態である撮像装置の概略構成を示したブロック図である。なお、ここでは、デジタルカメラとして実現した場合を例示して説明する。

【0014】図1に示すように、本実施形態のデジタルカメラ100は、各種レンズからなるレンズ系101と、このレンズ系101を駆動するためのレンズ駆動機構102と、レンズ系101の絞りを制御するための露出制御機構103と、ローパスおよび赤外カット用の光学フィルタ104と、CCD撮像素子105と、この撮像素子105を駆動するためのCCDドライバ106と、A/D変換器等を含むプリプロセス回路107と、各種のデジタル処理を行うためのデジタルプロセス回路108と、外部のメモ리카ード110を着脱可能とするカードインターフェース109と、LCD画像表示系111と、を備えている。

【0015】また、当該デジタルカメラ100は、各部を統括的に制御するためのシステムコントローラ（CPU）112を備え、さらに、各種操作ボタンからなる操作スイッチ系113、操作状態及びモード状態等を表示するための操作表示系114、発光手段としてのストロボ115、上記レンズ駆動機構102を制御するための

レンズドライバ116、ストロボ115および露出制御機構103を制御するための露出制御ドライバ117、各種設定情報等を記憶するための不揮発性メモリ（EEPROM）118を備えている。

【0016】本実施形態のデジタルカメラ100における全制御はシステムコントローラ112が各部を統括的に制御することで行われる。特にCCD撮像素子105における加算読み出しはシステムコントローラ112の制御下にCCDドライバ106によって行われる。また、後述するデジタル加算およびその他の全ての信号処理はシステムコントローラ112の制御下にデジタルプロセス回路108によって行われる。すなわち、CCDドライバ106によりCCD撮像素子105の駆動を制御して露光（電荷蓄積）及び信号の読み出しを行い、プリプロセス回路107を介して上記読み出し信号をデジタルプロセス回路108に取込んで、各種信号処理を施した後にカードインターフェース109を介して着脱可能なメモ리카ード110に記録するようになっている。

【0017】また、上記露光に際してストロボ115を使用する場合には、システムコントローラ112の制御下に、露出制御ドライバ117を制御してストロボ115に発光開始、停止の各制御信号を送ることによりストロボ115を発光させるものである。

【0018】CCD撮像素子105は、本実施形態では、順次走査（プログレッシブスキャニング）型で、かつ、説明を簡単にするためにモノクロタイプのものを採用する。また使用されることの多い縦横の画素ピッチが等しい正方面素タイプであるとする。

【0019】また、当該デジタルカメラ100は、通常（非加算）モードと加算モードを手動操作、たとえば、操作スイッチ系113で選択可能に構成されるものとする。通常モードが選択された場合は、従来公知の全面素（非加算）読み出しによって各画素個別に情報が読み出されるものとし、ここでの詳しい説明は省略する。また、加算モードが選択された場合には、2ライン加算駆動（Hブランキング期間に2転送単位のVクロックを出力）で、CCD撮像素子105の画素情報が読み出される。この時出力信号のライン数は原画素のライン数の1/2となり、従ってフレームレートは標準（非加算）駆動の2倍に向上している。なお、水平加算は後述のようにCCD撮像素子105の素子内部の出力アンプ部または外部で実行される。

【0020】次に、本実施形態の撮像装置の加算モードにおける加算処理について説明する。

【0021】図2は、本実施形態の撮像装置の加算駆動による単位画素生成を説明する図である。

【0022】図2に示すように、本実施形態の撮像装置は、4画素加算処理によって画素密度1/4の単位画素（位置を黒い丸で図示）を生成する。これにより、生成された単位画素は、いわゆる千鳥配置となるので、列間

隔は従来の駆動と異なり CCD 撮像素子 105 の画素ピッチ p と等しくなる。なお、図 6 に示すように、従来の撮像装置においては、加算時の画素ピッチは $2p$ である。

【0023】ここで、当該撮像装置における具体的な加算駆動方法について、図 3、図 4 を参照して説明する。

【0024】図 3 は、本実施形態の撮像装置における垂直加算駆動のパルス位相を示すタイミングチャートであり、図 4 は、同じく本実施形態の撮像装置における水平加算駆動のパルス位相を示すタイミングチャートである。

【0025】本実施形態では、垂直加算は 2 ライン加算駆動を行なうものとする。駆動パターンは図 3 に示すように、毎回の水平ブランキング期間 (HBLK) 毎に垂直駆動パルス ϕV を用いた 2 回の転送駆動が実行され、すなわち、2 画素 (2 行) 分の V 転送クロックが出力される (なお、非加算時は、 V 転送クロックは、水平ブランキング期間毎に 1 画素分の出力となる)。これにより、水平転送路内では、上下の 2 画素の電荷が加算される。したがって垂直加算後の状態では 1 ラインに原画素の 2 ライン分の加算情報が含まれていることになる。

【0026】加算された電荷は水平転送されて、順次出力アンプである FDA (フローティングディフュージョンアンプ) のディフュージョン部に送られ電荷電圧変換される。そして、非加算駆動時とは異なり当該加算駆動時においては、図 4 に示すように、毎回の転送に先立ってディフュージョン部の電荷をリセットするリセットゲートパルス RG が間引かれる。具体的には 2 水平転送単位 (転送クロック ϕH 2 クロック) に 1 回だけ加えられる。したがって、図 4 に示すように、出力信号は水平隣接 2 画素 (原画素で表現すれば 4 画素) 分が加算されたものが出力される。

【0027】また、リセットゲートパルス RG の間引きは 1 ライン (垂直加算後で表現) 毎に位相反転される。その結果、加算の位相はライン毎 (図 4 に示す odd ラインと $even$ ライン毎) に反転し、上記図 2 に示す如きパターンの加算となる。

【0028】ここで、水平加算の変形例について説明する。

【0029】すなわち水平加算については、上記したような水平加算駆動を用いず、CCD 撮像素子 105 から垂直 2 ライン加算、水平非加算で信号を読み出した後にデジタル演算で隣接 2 画素加算を行なう構成としても良い。この場合も加算の位相は上記と同様にライン毎に反転させる。

【0030】このようにして得られた画素数 (画素密度) $1/4$ の画素情報から、補間によって CCD 撮像素子 105 と同画素数 (同画素密度) の画像信号を作る。補間は、例えば以下に示すような処理を行なう。

【0031】図 5 は、当該水平加算駆動の変形例による

単位画素生成を説明する図である。

【0032】まず、第 1 段階として、例えば上下左右 4 画素 (菱形状) の平均値を菱形の中心点 (図 5 において白抜きの丸囲みの \times 記号で示す画素情報不在点) に充てる。ただしこの際、水平解像度を重視する場合は同じ点に対して 4 画素の平均ではなく上下 2 点の平均値を充てるようにする。このようにして得られた中間生成画像 (黒い丸と、白抜きの丸囲みの \times を合わせたもの) は垂直画素数 (画素密度) が水平の $1/2$ (あるいは撮像素子の垂直画素数の $1/2$) しかなく、いわゆる正方面素ではないため、さらにこれを正方面素化するとともに、原画素 (撮像素子の画素) と同じ画素数 (画素密度) にするための第 2 段階の補間処理を行なう。すなわち、例えば上記中間生成画像の上下 2 画素の平均値をその中点 (図 5 において Δ 記号で示す画素情報不在点) に充てれば良い。

【0033】このようにして得られた信号に、例えば 0.45 のガンマ処理、 $knee$ 処理、セットアップ処理など任意の信号処理を施してモノクロ画像信号として、必要に応じて圧縮を含む記録処理を施し、媒体に記録する。

【0034】なお、当該実施形態の水平解像度について補足すれば、水平加算処理によって実質的な画素開口が大きくなることにより高域レスポンスが低下するから、原画素に比すれば当然解像度の低下は生じている。しかしながら、従来の加算処理に比すれば水平解像度の向上効果が得られるものである。

【0035】具体例を挙げれば、巾 $2p$ の白黒の縦縞 (帯) パターンの被写体に対応して、原画素情報として白黒黒白白黒黒・・・の列が得られたとすると、従来の加算では被写体と撮像素子の空間位置関係 (空間位相) によって白黒のコントラストが得られる場合 (白白、黒黒、白白、・・・) と、完全にグレイの 0 コントラストの場合 (白黒、黒白、白黒、・・・) の 2 通りが起こり得、不安定状態 (静止画においては時の遅で得られる画像が全く異なり、動画の場合は手振れ等により画像が顕著に変化する) となるため、この帯域を用いることはできず、帯域制限をかけて解像度をさらに落さざるを得なかった。これに対して当該実施形態では上記 2 つの場合が (加算後の) 1 ライン毎に生じるのみで画像全体は安定しているから、補間処理が適当であれば従来のような帯域制限は不要になり、従来の加算処理よりも高い解像度を得ることができる。

【0036】なお、上述した実施形態では、CCD 撮像素子 105 内部の水平加算に際して、リセットゲートパルス RG を間引くようにしたが、リセットゲートパルス RG は非加算駆動時と同じにして H 転送を 2 倍速に上げるようにすれば、1 画面信号読み出し時間はさらに $1/2$ に短縮される。すなわちフレームレートは通常 (非加算) 駆動時の 4 倍となる。

【0037】また、全画素を非加算で個別に読みだした後に、全デジタル加算処理で上記と同様の処理を行っても良い。この場合フレームレートは向上しないが、垂直解像度の低下を抑えつつ感度、S/N比、ダイナミックレンジを向上することができる。

【0038】さらに、加算数は4(2×2)に限らず任意に設定し得る。例えば3×3=9画素、4×4=16画素・・・としても良いし、縦横の加算数は同じでなくとも良い。ただし水平加算数が奇数の場合は加算位相をずらす(移相する)ことはできるが、ずらし量を180度(位相反転)にすることはできないので、この点、偶数の方が優位であるといえる。また加算数が大きくなると、当然、解像度の低下がより顕著に生じるので、上記実施形態の2×2=4画素加算(各方向の加算数N=2)の場合が、通常は最も性能バランスが良く優位である。

【0039】また、本実施形態では、上記中間生成画像を基に、補間によって原画素と同じ画素数(画素密度)の画像を生成しているが、逆にこの中間生成画像を基に、例えば列数を1/2に間引くことで撮像素子の1/4の画素数(画素密度)の正方面素画像を生成しても良い。

【0040】なお、本実施形態の撮像装置は上述したようにモノクロのCCD撮像素子105を採用したが、これにかぎらず本発明の思想は、カラーにも適用でき、ム

ービーにも好適である。

【0041】

【発明の効果】以上説明したように本発明によれば、加算読み出しによる高フレームレート、感度、S/N比、ダイナミックレンジの向上効果を維持しつつ、水平解像度の低下を抑えた撮像装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態である撮像装置の概略構成を示したブロック図である。

10 【図2】上記実施形態の撮像装置の加算駆動による単位画素生成を説明する図である。

【図3】上記実施形態の撮像装置における垂直加算駆動のパルス位相を示すタイミングチャートである。

【図4】上記実施形態の撮像装置における水平加算駆動のパルス位相を示すタイミングチャートである。

【図5】上記実施形態の撮像装置において、水平加算駆動の変形例による単位画素生成を説明する図である。

【図6】従来の撮像装置の加算駆動による単位画素生成を説明する図である。

20 【符号の説明】

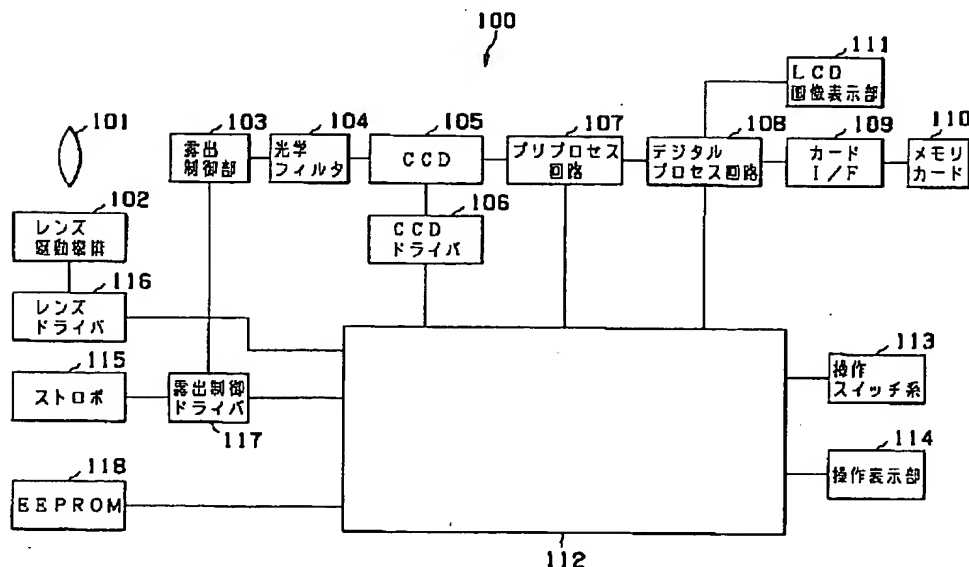
100…デジタルカメラ

105…CCD撮像素子

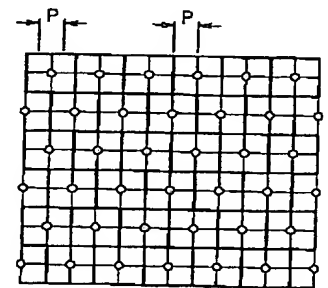
106…CCDドライバ

112…システムコントローラ

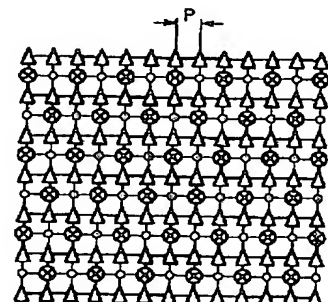
【図1】



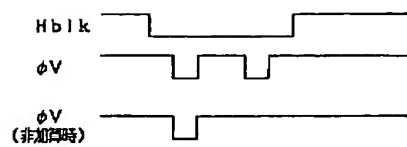
【図2】



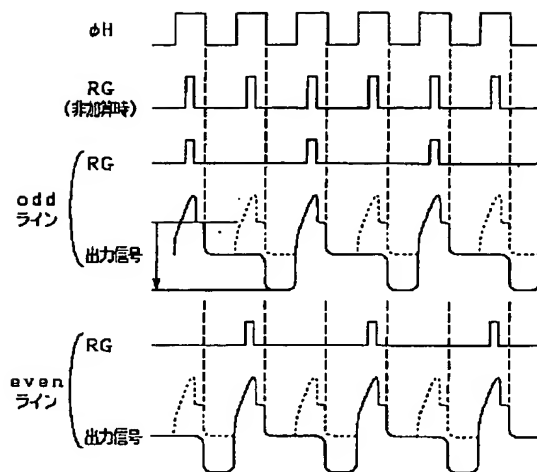
【図5】



【図3】



【図4】



【図6】

